

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-308602

(43) 公開日 平成10年(1998)11月17日

(51) Int.Cl.⁶

識別記号

F I

H 0 1 P 1/15

H 0 1 P 1/15

H 0 3 K 17/76

H 0 3 K 17/76

A

H 0 4 B 1/44

H 0 4 B 1/44

審査請求 未請求 請求項の数11 O L (全 11 頁)

(21) 出願番号 特願平9-114809

(22) 出願日 平成9年(1997)5月2日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番
1号

(72) 発明者 田中 貞徳

北海道札幌市中央区北一条西2丁目1番地
富士通北海道デジタル・テクノロジー株
式会社内

(72) 発明者 岩附 元

北海道札幌市中央区北一条西2丁目1番地
富士通北海道デジタル・テクノロジー株
式会社内

(74) 代理人 弁理士 石田 敬 (外3名)

最終頁に続く

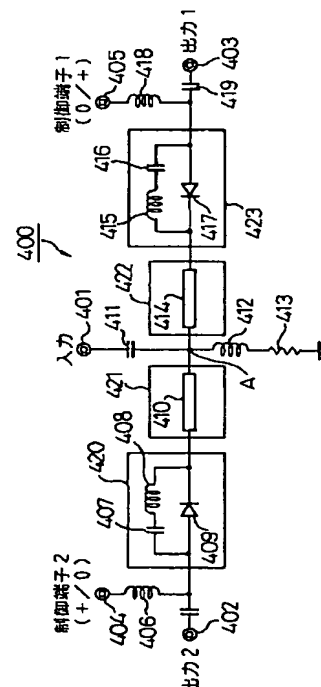
(54) 【発明の名称】 高周波スイッチ回路

(57) 【要約】

【課題】 高周波スイッチ回路に関し、安価なピンダイオードで高出力電力に対応した高アイソレーション、低挿入損失型の高周波スイッチ回路を提供する。

【解決手段】 制御端子は1つの電源からのスイッチ制御電位又はアース電位が与えられる。ダイオード共振回路はアノード側の信号は出力端子に与えられ、そのカソード側の信号は入力端子に与えられるダイオードを含み、前記アノードとカソードとの間には高周波信号帯域でダイオードオフ時の寄生容量と並列共振を起こす。第1のバイアス回路は制御端子のスイッチ制御電位に基づくスイッチ制御電流を前記高周波信号と分離してダイオードのアノード側に与える。そして第2のバイアス回路はダイオードのカソード側に与えられ、前記高周波信号と分離したスイッチ制御電流をアースに流す。

本発明による高周波スイッチ回路の第2の実施例



BEST AVAILABLE COPY

【特許請求の範囲】

【請求項 1】 高周波信号が入力される 1 つの入力端子と、その入力された高周波信号が第 1 及び第 2 の出力端子のいずれかより出力される 2 分岐スイッチ型の高周波スイッチ回路において、

1 つの電源からのスイッチ制御電位又はアース電位が与えられる第 1 の制御端子、

前記第 1 の制御端子に与えられる電位とは逆の又は前記スイッチ制御電位アース電位が与えられる第 2 の制御端子、

前記入力端子からの高周波信号がアノード側に与えられ、そのカソード側の信号は前記第 1 の出力端子に与えられる第 1 のダイオード、

前記入力端子からの高周波信号がカソード側に与えられ、そのアノード側の信号は前記第 2 の出力端子に与えられる第 2 のダイオード、

前記第 1 の制御端子のスイッチ制御電位に基づくスイッチ制御電流を前記高周波信号と分離して前記第 1 のダイオードのカソード側及び前記第 2 のダイオードのアノード側に与える第 1 のバイアス回路、そして前記第 2 の制御端子のスイッチ制御電位に基づくスイッチ制御電流を前記高周波信号と分離して前記第 1 のダイオードのアノード側及び前記第 2 のダイオードのカソード側に与える第 2 のバイアス回路、から構成することを特徴とする高周波スイッチ回路。

【請求項 2】 さらに、前記第 1 のダイオードのカソード側にアノード側が接続され、カソード側はアースに交流バイパスされる第 3 のダイオードを含む第 1 のバイパス回路と、前記第 2 のダイオードのアノード側にカソード側が接続され、アノード側はアースに交流バイパスされる第 4 のダイオードを含む第 2 のバイパス回路とを有し、

前記第 3 のダイオードのカソード側と前記第 4 のダイオードのアノード側には前記第 2 のバイアス回路からのスイッチ制御電流が与えられる請求項 1 記載の高周波スイッチ回路。

【請求項 3】 高周波信号が入力される入力端子と、その入力された高周波信号が出力端子から出力される高周波スイッチ回路において、

1 つの電源からのスイッチ制御電位又はアース電位が与えられる制御端子、

アノード側の信号は前記出力端子に与えられ、そのカソード側の信号は前記入力端子に与えられるダイオードを含み、前記アノードとカソードとの間には前記高周波信号帯域で前記ダイオードがオフの時の寄生容量と並列共振を起こす共振回路を付加したダイオード共振回路、

前記制御端子のスイッチ制御電位に基づくスイッチ制御電流を前記高周波信号と分離して前記ダイオードのアノード側に与える第 1 のバイアス回路、そして前記ダイオードのカソード側に与えられ、前記高周波信号と分離し

たスイッチ制御電流をアースに流す第 2 のバイアス回路、から構成することを特徴とする高周波スイッチ回路。

【請求項 4】 前記ダイオード共振回路におけるダイオードのアノード側に与えられる前記制御端子、第 1 のバイアス回路、及び出力端子に代えて、

1 つの電源からのスイッチ制御電位又はアース電位が与えられる制御端子部、

アノード側の信号は前記出力端子部に与えられ、そのカソード側の信号は前記ダイオード共振回路におけるダイオードのアノード側に与えられるダイオードを含み、前記ダイオードのアノードとカソードとの間には前記高周波信号帯域で前記ダイオードがオフの時の寄生容量と並列共振を起こす共振回路を付加したダイオード共振回路部、そして前記制御端子部のスイッチ制御電位に基づくスイッチ制御電流を前記高周波信号と分離して前記ダイオードのアノード側に与える第 1 のバイアス回路部、から成る高周波スイッチ分岐素子を複数備え、多分岐スイッチ構成とした請求項 3 記載の高周波スイッチ回路。

【請求項 5】 さらに、前記ダイオード共振回路におけるダイオードのアノード側に前記高周波スイッチ分岐素子に共通の負荷終端回路を設けた請求項 4 記載の高周波スイッチ回路。

【請求項 6】 請求項 3～5 のいずれか一項記載の高周波スイッチ回路であって、前記高周波スイッチ回路を複数備え、前記第 2 のバイアス回路だけは前記複数の高周波スイッチ回路と 1 つに共用した多分岐スイッチ回路構成とした高周波スイッチ回路。

【請求項 7】 前記第 2 のバイアス回路は、前記スイッチ制御電流に基づいて発生するバイアス電圧を逆バイアス電圧として前記ダイオード共振回路におけるダイオードのカソード側に与える請求項 6 記載の高周波スイッチ回路。

【請求項 8】 前記入力端子と前記ダイオード共振回路におけるダイオードのカソード側との間に、前記ダイオードのオフの時に前記出力端子側が前記高周波信号周波数域でオープンとなるように位相補償を行う位相調整回路を備えた請求項 3～6 のいずれか一項に記載の高周波スイッチ回路。

【請求項 9】 前記第 2 のバイアス回路は、前記スイッチ制御電流に基づいて発生するバイアス電圧を逆バイアス電圧として前記入力端子と前記位相調整回路との間に与える請求項 8 記載の高周波スイッチ回路。

【請求項 10】 さらに、前記位相調整回路は位相調整ダイオードを介して前記入力端子に接続される請求項 8 記載の高周波スイッチ回路。

【請求項 11】 前記第 2 のバイアス回路は、前記スイッチ制御電流に基づいて発生するバイアス電圧を逆バイアス電圧として前記入力端子と前記位相調整ダイオードとの間に与える請求項 10 記載の高周波スイッチ回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は高周波スイッチに関し、特にデジタル携帯電話やPHS(Personal Handy Phone)の基地局等の通信機器に使用する高周波スイッチに関するものである。

【0002】

【従来の技術】近年、デジタル携帯電話やPHSの基地局等に用いられるデジタル方式の移動体通信機器の普及にともない、そこで使用されるアンテナスイッチ共用器の重要性が注目されつつある。アンテナスイッチ共用器は、複数のアンテナをスイッチ切換制御によって選択接続するものである。

【0003】前記アンテナスイッチ共用器としては一般にピン(PIN)ダイオードや高周波リレー等を使用した高周波用多分岐スイッチが用いられる。前記高周波用多分岐スイッチには、小型化・高性能化のみならず、移動体通信基地局における送受信チャンネル数の増加、送信パワーの増大等の要求を満たす多分岐型スイッチ構成、及びアンテナ切換えダイバーシチ方式への対応、等のために高出力に対する歪み特性の改善、低損失化、高アイソレーション化、そして低コスト化等の種々の要求がなされている。

【0004】

【発明が解決しようとする課題】ところで、従来の高周波用多分岐スイッチに高出力電力増幅器が接続される場合には以下のような問題があった。高周波用多分岐スイッチにメカニカルスイッチの高周波リレーを使用する場合には、耐高電力化、低歪み、低損失、そして高アイソレーション等の各特性に関して十分な性能が得られる。しかしながらその回路規模(形状)が大きくなり、さらにスイッチの切換え速度が遅いという問題があった。

【0005】また、高周波用多分岐スイッチにピンダイオードを使用する場合には高出力電力用のピンダイオードは存在するが、その場合にピンダイオード内部の寄生容量が高周波的に無視できなくなり、結果としてアイソレーションや挿入損失等が劣化するという問題があった。

【0006】そこで本発明の目的は、上記種々の問題点に鑑み、ピンダイオードを用いた簡易な高周波スイッチ回路構成と、さらに安価なピンダイオードで高出力電力に対応できる高アイソレーション、低挿入損失型の高周波スイッチ回路を提供することにある。

【0007】

【課題を解決するための手段】本発明によれば、高周波信号が入力される1つの入力端子と、その入力された高周波信号が第1及び第2の出力端子のいずれか一方から出力される2分岐スイッチ型の高周波スイッチ回路において、1つの電源からのスイッチ制御電位又はアース電位が与えられる第1の制御端子、前記第1の制御端子に

与えられる電位とは逆の電位であってアース電位又は前記スイッチ制御電位が与えられる第2の制御端子、前記入力端子からの高周波信号がアノード側に与えられ、そのカソード側の信号は前記第1の出力端子に与えられる第1のダイオード、前記入力端子からの高周波信号がカソード側に与えられ、そのアノード側の信号は前記第2の出力端子に与えられる第2のダイオード、前記第1の制御端子のスイッチ制御電位に基づくスイッチ制御電流を前記高周波信号と分離して前記第1のダイオードのカソード側及び前記第2のダイオードのアノード側に与える第1のバイパス回路、そして前記第2の制御端子のスイッチ制御電位に基づくスイッチ制御電流を前記高周波信号と分離して前記第1のダイオードのアノード側及び前記第2のダイオードのカソード側に与える第2のバイパス回路、から構成することを特徴とする高周波スイッチ回路が提供される。

【0008】さらに、前記第1のダイオードのカソード側にアノード側が接続され、カソード側はアースに交流バイパスされる第3のダイオードを含む第1のバイパス回路と、前記第2のダイオードのアノード側にカソード側が接続され、アノード側はアースに交流バイパスされる第4のダイオードを含む第2のバイパス回路とを有し、前記第3のダイオードのカソード側と前記第4のダイオードのアノード側には前記第2のバイパス回路からのスイッチ制御電流が与えられる。

【0009】また本発明によれば、高周波信号が入力される入力端子と、その入力された高周波信号が出力端子から出力される高周波スイッチ回路において、1つの電源からのスイッチ制御電位又はアース電位が与えられる制御端子、アノード側の信号は前記出力端子に与えられ、そのカソード側の信号は前記入力端子に与えられるダイオードを含み、前記アノードとカソードとの間には前記高周波信号帯域で前記ダイオードオフ時の寄生容量と並列共振を起こす共振回路を付加したダイオード共振回路、前記制御端子のスイッチ制御電位に基づくスイッチ制御電流を前記高周波信号と分離して前記ダイオードのアノード側に与える第1のバイパス回路、そして前記ダイオードのカソード側に与えられ、前記高周波信号と分離したスイッチ制御電流をアースに流す第2のバイパス回路、から成る高周波スイッチ回路が提供される。

【0010】また、1つの電源からのスイッチ制御電位又はアース電位が与えられる制御端子部、アノード側の信号は前記出力端子部に与えられ、そのカソード側の信号は前記ダイオード共振回路におけるダイオードのアノード側に与えられるダイオードを含み、前記ダイオードのアノードとカソードとの間には前記高周波信号帯域で前記ダイオードオフ時の寄生容量と並列共振を起こす共振回路を付加したダイオード共振回路部、そして前記制御端子部のスイッチ制御電位に基づくスイッチ制御電流を前記高周波信号と分離して前記ダイオードのアノード

側に与える第1のバイアス回路部から成る高周波スイッチ分岐素子が与えられ、それを複数備えた多分岐スイッチ構成が提供される。

【0011】さらに、本発明によれば前記入力端子と前記ダイオード共振回路におけるダイオードのカソード側との間には、前記ダイオードのオフ時に前記出力端子の側が前記高周波信号周波数域でオープンとなるように位相補償を行う位相調整回路が設けられる。

【0012】

【発明の実施の形態】本発明を説明する前に、まず関連する従来のピンダイオードを用いた高周波スイッチ回路の概要について説明しておく。図1は、従来のピンダイオードによる2分岐スイッチ（SPDT；Single Pole Double Throw）を用いた高周波スイッチ回路の一例を示したものである。図1の（a）はその一使用例ブロック図で示したものであり、そして図1の（b）は2分岐スイッチ回路の一例である。

【0013】図1の（a）において、電力増幅器101からの出力信号は2分岐スイッチ（SPDT）103の入力端子102に与えられる。2分岐スイッチ103は外部から与えられるスイッチ切換え制御信号によって前記入力端子102と出力端子（1）104又は出力端子（2）105のいずれか一方を選択しスルー接続する。その結果、前記出力信号はその選択された側のアンテナ106又は107から出力される。

【0014】図1の（b）は、上記2分岐スイッチ（SPDT）103の一回路例を示している。本例では入力端子102と出力端子（1）104との間を選択して接続する場合について説明する。そのため制御端子（A）109に正電位（+）、そして制御端子（D）108に負電位（-）を与える。

【0015】この場合、制御端子（A）109からはスイッチ制御電流（直流バイアス電流）が抵抗121、インダクタ122、ピンダイオード120、そしてインダクタ119の順で流れ、順方向にバイアスされたピンダイオード120のアノード-カソード間は低インピーダンス状態となる。その結果、入力端子102と出力端子（1）104との間は導通状態になる。抵抗121は前記スイッチ制御電流値を定め、インダクタ122及び119は高周波信号ラインから直流ラインを分離するためのチョークコイルである。

【0016】ピンダイオード117は前記制御端子

（D）108の負電位（-）によって逆バイアスされてオフし、その結果入力端子102と出力端子105との間はオープンとなる。また、前記負電位によって直流電流がインダクタ115、ピンダイオード114、インダクタ113、そして抵抗112の順で流れ、順方向にバイアスされたピンダイオード114は導通状態となる。ここで抵抗112は前記直流電流値を与え、インダクタ113及び115は高周波信号ラインから直流ラインを

分離するためのチョークコイルである。

【0017】ピンダイオード114のアノード側は容量116を介して交流的にアースされ、その結果、上述したピンダイオード117のオフ時の寄生容量127を介して漏れ込んでくる高周波信号成分は除去され、出力端子（1）104と出力端子（2）105との間のアイソレーションは向上する。また、出力端子（1）104側のピンダイオード124は制御端子（A）109の正電位により逆バイアスされてオープンとなり、高周波信号が出力される側の負荷損失を防止する。しかしながら、入力に高出力電力増幅器が接続された場合には、1）オフしたピンダイオード117の寄生容量127が大きくなり十分なアイソレーションを得ることができない、2）信号の通過側のオフしたピンダイオード124の寄生容量128により信号の通過ロスが増大する、等の問題の解決は依然十分とはいえなかった。

【0018】次に図2は、従来のピンダイオードによる4分岐スイッチ（SP4T）機械の高周波スイッチ回路の一例を示したものである。図2の（a）はそのブロック図を、そして図2の（b）は4分岐スイッチ回路の一例である。

【0019】図2の（b）は、図2の（a）の4分岐スイッチ202の回路図であって、入力端子201からの高周波信号が出力端子（1）203から出力される場合を示している。この場合、制御端子（A）207には正電位（+）及び制御端子（B）208にはアース電位（0）が与えられる。スイッチ制御電流は、抵抗223、インダクタ224、ピンダイオード222、そしてインダクタ241の順で流れ、順方向にバイアスされたピンダイオード222は導通状態となる。また、ピンダイオード228は逆バイアスされてオフする。その結果、入力端子201から入力された高周波信号はDCカットの容量221、ピンダイオード222、そしてDCカットの容量225を経て出力端子203から出力される。

【0020】他の出力端子（2～4）204～206については、各端子の一方のスイッチ制御端子（C、E、G）209、211、213にアース電位（0）が与えられ、そしてもう一方の制御端子（D、F、H）210、212、214に正電位（+）がそれぞれ与えられる。従って、ピンダイオード233、242、255は逆方向電圧が与えられてオフし、反対にピンダイオード237、248、256は順方向電圧によってオンする。その結果、入力端子201から各出力端子204、205、206への経路は全てオープンとなり、前記オフしたピンダイオード233、242、255の各寄生容量を介した漏れ信号はオンしたピンダイオード237、248、256を介してアースにバイパスされる。

【0021】なお、抵抗、インダクタ、及び容量等の各個別部品によるバイアス、バイパス等の回路機能につい

ては図1の(b)で説明したものと同様であり、ここでは更に説明しない。本例では、上述したように各出力端子(1~4)203~206の側にそれぞれ2つのダイオードスイッチ及びバイアス、バイパス等の回路を設け、それによって各出力端子を独立にスイッチ制御可能としている。その結果、4分岐に限らずそれ以上の多分岐スイッチ構成が可能である。また、本例は図1の

(b)よりも若干個別部品点数は増えるが、図1の(b)が正電位及び負電位の2電源(+/-)を必要としたのに対し正電位の単電源(+)だけで構成可能となっている。

【0022】しかしながら、図1の(b)の場合と同様に、本例において特に入力に高出力電力増幅器を接続した場合には、1) オフ時に増加したピンダイオード233、242、255の寄生容量により十分なアイソレーションを得ることができない、2) 信号の通過側でオフしたピンダイオード228の寄生容量によって信号の通過ロスが増大する、さらに3) ダイオードの寄生容量は信号の歪みにも大きく影響し、その歪みを抑えるには制御電圧を正負の2電源とした方が良い結果が得られる、等の問題が依然存在していた。

【0023】図3は、本発明による高周波スイッチ回路の第1の実施例を示したものである。本回路構成の特徴は、図1の(b)に示す従来例が正電位及び負電位の2電源(+/-)を必要としたのに対し、図1の(b)とほぼ同等の個別部品点数でありながら単電源だけを使用し、より簡易で低コストに実現できる2分岐スイッチ(SPDT)回路構成とした点にある。

【0024】図3では、入力端子301からの高周波信号が出力端子(2)302へ出力される場合について示している。この場合、制御端子(1)304に正電位(+)が、そして制御端子(2)305にアース電位(0)が与えられる。制御端子304からはスイッチ制御電流(直流バイアス電流)がインダクタ307、ピンダイオード310、インダクタ317、抵抗318、そして制御端子305のアースへ流れる。また、別のスイッチ制御電流が同じ制御端子304からインダクタ309、ピンダイオード322、インダクタ321、抵抗319、そして制御端子305へ流れる。

【0025】その結果、順方向にバイアスされたピンダイオード310のアノード-カソード間は低インピーダンス状態となり、入力端子301と出力端子(2)302との間は導通状態になる。また、ピンダイオード322の導通によって出力端子(1)303は容量323を介して交流的にアースされる。反対に、ピンダイオード311及び312はいずれも逆バイアスによってオフする。そして、オープン状態で増加した前記ピンダイオード311の寄生容量によって出力端子(1)303側に漏れた信号は、導通状態のピンダイオード322及び容量323を介してアースにバイパスされ、出力端子

(1)303と出力端子(2)302との間のアイソレーションは向上する。また、前記ピンダイオード312はオープン状態となって出力端子(2)302から出力される信号の負荷損失を防止する。

【0026】次に、制御端子(1)304にアース電位(0)が、そして制御端子(2)305に正電位(+)が与えられた場合には、ピンダイオード311及び312がオンし、そしてピンダイオード310及び322がオフする。この場合のスイッチ制御電流は、制御端子(2)305から抵抗318、インダクタ317、ピンダイオード311、インダクタ309、そして制御端子(1)304のアースへ流れる。また、別のスイッチ制御電流は同じ制御端子305から抵抗316、インダクタ314、ピンダイオード312、インダクタ307、そして制御端子304へ流れる。なお、本例のインダクタ307、309、314、317、321は直流ラインと高周波信号ラインを分離するためのチョーク機能、容量308、324、325は直流カット機能、そしてその他の容量は高周波ノイズ除去のためのバイパス機能をそれぞれ果たしている。さらに、前記各抵抗及びインダクタを介して逆バイアス電位を与える構成とすることで単一電源ながら低歪みを実現している。

【0027】図4は、本発明による高周波スイッチ回路の第2の実施例を示したものである。本回路構成では、図1の(b)の2分岐スイッチ(SPDT)回路においてピンダイオードをさらに2個削減し、さらに単一電源を使用している。図4では、ピンダイオード409及び417のそれぞれにストリップライン410と414が直列に接続され、さらに直列接続された容量407とインダクタ408及び容量416とインダクタ415が前記各ピンダイオード409及び417にそれぞれ並列接続される。

【0028】本例では図3と同様に入力端子401からの高周波信号を出力端子(2)402へ出力する場合について説明する。この場合には、制御端子(1)405にアース電位(0)を、そして制御端子(2)404には正電位(+)が印加される。制御端子(2)404に正電位(+)が与えられると、スイッチ制御電流が制御端子404からインダクタ406、ピンダイオード409、ストリップライン410、インダクタ412、抵抗413、そしてアースへ流れ、ピンダイオード409はオンして入力端子401と出力端子(2)402との間は通過状態となる。なお、インダクタ406、412、そして418はともに高周波的に高インピーダンスとするチョークコイルである。

【0029】反対に制御端子(1)にはアース電位(0)が印加されているためピンダイオード417はオフ、すなわち高インピーダンスとなっている。しかしながら、前述したようにダイオードがオフの時にその寄生容量が大きくなることからピンダイオード417だけで

高周波的に高インピーダンスにするのは難しくなる。そこで、本例では共振部 4 2 3 においてピンダイオード 4 1 7 に並列に接続された容量 4 1 6 及びインダクタ 4 1 5 の値を調整し、信号周波帯域においてそれらとピンダイオード 4 1 7 のオフ時に増加した寄生容量との間で並列共振させ高周波的に高インピーダンスを実現している。

【0030】さらに、位相調整部 4 2 2 においてピンダイオード 4 1 7 と直列に接続されているストリップライン 4 1 4 によって図の A 分岐点から出力端子 (1) 4 0 3 側を見た場合にその高周波帯域でオープン ($\lambda/4$) となるように位相調整が行われる。また、抵抗 4 1 3 に流れる制御端子 4 0 4 からのスイッチ制御電流によって前記 A 点の直流バイアス電位が増加し、ピンダイオード 4 1 7 に対して逆バイアス電圧となって印加される。このためピンダイオード 4 1 7 は更に高インピーダンスとなり、高周波信号のアイソレーションは向上する。

【0031】図 5 及び図 6 は、図 4 の高周波スイッチ回路の動作シミュレーション結果を示したものである。図 5 では図 4 の高周波スイッチ回路がオン状態の場合、そして図 6 ではオフ状態の場合シミュレーション結果をそれぞれ示している。なお、このシミュレーションで使用しているピンダイオードは実際のデバイスから S パラメータを抽出したものであり、図 5 及び図 6 に示すマーカ (M1) の位置は PHS 用送受信信号の中心周波数である 1906MHz 付近をマークしている。

【0032】図 5 の (a) は、図 4 の分岐点 A を境に出力端子 (2) のパス接続を行うピンダイオード 4 0 9 がオフ状態、そして出力端子 (1) のパス接続を行うピンダイオード 4 1 7 がオン状態の場合に (オン状態：通過時)、前記分岐点 A と出力端子 (1) との間の伝達通過特性 (S21) 及び反射特性 (S11：リターンロス) の各周波数特性データを示したものである。図 5 の

(b) に示すスミスチャートでは入出力反射特性 (S11, S22) を示している。

【0033】図 5 の (a) から分かるように、オン状態 (通過時) における通過ロス (挿入損失：S21) は約 0.5dB、リターンロス (反射特性：S11) が 20dB 以上と良好な結果が得られている。さらに、図 6 に示すように図 5 とは逆のオフ状態 (減衰時) では、図 6 の (a) で 30dB 以上の高アイソレーション (S21) が得られており、また A 分岐点からみた反射特性も図 6 の (b) のスミスチャート上でほとんどオープン (全反射) 特性を示している。

【0034】図 7 は、本発明による高周波スイッチ回路の第 3 の実施例を示したものである。本例では、図 4 の 2 分岐スイッチ (SPDT) 回路構成を応用して図 2 の (b) に示したような 4 分岐スイッチ回路 (SP4T) を構成している。なお、前記構成は 4 分岐スイッチ回路に限らずそのまま多分岐スイッチ回路に適用可能であ

る。

【0035】本例は、図 4 に示す左右出力側の各共振回路部 4 2 0、4 2 3 にそれぞれ別の出力端子を備えた共振回路部を新たに設けて 4 分岐スイッチ構成としたもの、又は図 4 の左右のストリップラインを 1 つの共通ストリップラインとしてそこに左右 2 つの共振回路部 4 2 0、4 2 3 を接続し、それを 2 個設けて 4 分岐スイッチ構成としたものとも考えることもできる。なお、回路各部の動作は図 4 で説明したのと同様である。

【0036】ここでは入力端子 5 0 1 からの高周波信号を出力端子 (4) 5 0 5 へ出力する場合について説明する。この場合には、制御端子 (4) 5 0 9 だけ正電位 (+) が印加され、そして他の制御端子 (1、2、3) 5 0 6、5 3 4、5 3 0 には全てアース電位 (0) が印加される。前記制御端子 (4) 5 0 9 からのスイッチ制御電流はインダクタ 5 3 6、ピンダイオード 5 1 3、ストリップライン 5 1 7、ピンダイオード 5 1 8、インダクタ 5 3 2、そして抵抗 5 3 3 を介してアースへ流れる。その結果、ピンダイオード 5 1 3 はオンして入力端子 5 0 1 と出力端子 (4) 5 0 5 との間は通過状態となる。

【0037】他の各出力端子 (1、2、3) 5 0 2、5 0 3、5 0 4 へのパス接続を行うピンダイオード 5 2 7、5 2 4、5 1 6 は前記アース電位の印加と制御端子 (4) 5 0 9 からのスイッチ制御電流の流入による抵抗 5 3 3 に発生した逆バイアス電圧によって全てオフとなる。このような状態で、分岐点 A から出力端子 (1) 5 0 2 側を見た場合を考えるとピンダイオード 5 2 0 及び 5 2 7 はいずれもオフで高インピーダンス状態になっている。

【0038】また、図 4 の例で説明したようにピンダイオード 5 2 7 にはその高周波帯域で高インピーダンス (オープン) となるように容量 5 2 6 とインダクタ 5 2 5 が並列に接続されている。さらに、ストリップライン 5 2 1 とピンダイオード 5 2 0 が直列に接続されており、ストリップライン 5 2 1 の長さを調整することで分岐点 A からは出力端子 (1) 5 0 2 側が高周波的にオープンとなる。ダイオード 5 2 0 を付加することでストリップライン 5 2 1 の長さを図 4 の例と比べて短くすることができ、回路規模をより小型化することができる。

【0039】また、図 2 の (b) に示す従来例と比較した場合にもピンダイオードに流れる制御電流を共通化することで制御の簡略化が実現される。さらに、オフ状態のピンダイオード 5 2 0 は A 分岐点からみて大電力高周波信号に対してオープンになっているのでダイオード 5 2 0 による信号歪みを軽減できる。そして、導通状態のピンダイオード 5 1 3 に対峙するオフ状態のピンダイオード 5 1 6 も分岐点 C からみて大電力高周波信号に対してオープンになっており、ピンダイオード 5 1 6 による信号歪みを軽減できる。

【0040】図8及び図9は、図7の高周波スイッチ回路の動作シミュレーション結果を示している。図8では図7の高周波スイッチ回路がオン状態の場合、そして図9ではオフ状態の時のシミュレーション結果をそれぞれ示している。図8の(a)は、出力端子(2~4)のパス接続を行うピンダイオードがオフ状態、そして出力端子(1)のパス接続を行うピンダイオードがオン状態の場合に(オン状態:通過時)、図7の分岐点Aと出力端子(1)との間の伝達通過特性(S21)及び反射特性(S11:リターンロス)の周波数特性データを示したものである。図8の(b)のスミスチャートでは入出力反射特性(S11, S22)を示している。

【0041】図8の(a)から、オン状態(通過時)における通過ロス(挿入損失: S21)は1dB以下と低く抑えられ、リターンロス(反射特性: S11)も20dB以上と良好な結果が得られている。さらに図9に示すオフ状態(減衰時)では、図9の(a)に示すように40dB以上の高アイソレーション(S21)が得られており、A分岐点からみた反射特性も図9の(b)のスミスチャート上でほとんどオープン(全反射)特性を示している。

【0042】図10は、本発明による高周波スイッチ回路の第4の実施例を示したものである。本例には、図7の4分岐スイッチ(SP4T)回路の一変形例が示されている。本例では、図7の例からストリップラインが削除され、それに代えてピンダイオード622及び627の各々に各直列接続された容量620とインダクタ621そして容量626とインダクタ625がそれぞれ並列に接続されている。また、本例ではピンダイオード615と618の分岐点C及びピンダイオード631と634の分岐点Bの各々に可変抵抗と容量からなる終端回路部641、642が付加されている。なお、本例の回路動作自体は図7と同様である。

【0043】ここで、入力端子601と出力端子(4)609との間を通過状態とし、その他の経路をオフ状態とした場合を考える。分岐点Bが高周波的にオープンの際に前記終端回路部642を付加することでB点からみたインピーダンスを50オーム負荷としている。このため、ピンダイオード627に並列に接続している容量626とインダクタ625でインピーダンス調整を行い、分岐点Aからピンダイオード627を見たときに高周波的にオープンとなるようにしている。それとは反対に、導通状態となっている出力端子(4)609側の終端回路部641は高インピーダンスとなって高周波信号に対してオープンとなる。

【0044】図11は、図10の終端回路部の一構成例を示したものである。図11の(a)は、図10に示す終端回路部641、642を設けた4分岐スイッチ(SP4T)600の一使用例をブロック図で示したものであり、各アンテナ703、704に接続されるハイブリ

ッド(HYB)701、702の終端機能を備えている。図11の(b)及び(c)は、終端回路部641、642の一構成例をそれぞれ示したものであり、前者はバラクタ抵抗705によってインピーダンスの変更(50オーム又は高インピーダンス)を行うものであり、ピンダイオードがオフしている状態(高インピーダンス状態)の時に出力側のインピーダンスを50Ωに見せることで、オフしている出力側も最適なインピーダンスに調整することができる。また、後者は例えばトランジスタスイッチ等のスイッチ回路706を設けることによって50オーム終端抵抗の接続制御を行い、ピンダイオードオフの時に固定抵抗を見せることで出力側のインピーダンスを良好な状態に維持する。

【0045】

【発明の効果】以上述べたように、本発明によれば高出力電力に耐えうる低歪な回路構成を特徴とした高周波スイッチを実現することができる。すなわち、ピンダイオードとストリップラインを含めた位相調整や容量とピンダイオードに並列に接続されたインダクタによる位相調整を行い、オフ時のピンダイオードを高周波的にオープンとすることで、低歪みで且つ高アイソレーションを備えた高周波スイッチ回路が実現される。さらに、単一電源で逆バイアスが与えられる回路構成とすることで単一電源動作も可能である。

【図面の簡単な説明】

【図1】従来のピンダイオードを用いた2分岐スイッチ(SPDT)型の高周波スイッチ回路の一例を示した図である。

【図2】従来のピンダイオードを用いた4分岐スイッチ(SP4T)型の高周波スイッチ回路の一例を示した図である。

【図3】本発明による高周波スイッチ回路の第1の実施例を示した図である。

【図4】本発明による高周波スイッチ回路の第2の実施例を示した図である。

【図5】図4の回路のオン状態のシミュレーション結果を示した図である。

【図6】図4の回路のオフ状態のシミュレーション結果を示した図である。

【図7】本発明による高周波スイッチ回路の第3の実施例を示した図である。

【図8】図7の回路のオン状態のシミュレーション結果を示した図である。

【図9】図7の回路のオフ状態のシミュレーション結果を示した図である。

【図10】本発明による高周波スイッチ回路の第4の実施例を示した図である。

【図11】図10の終端回路の一例を示した図である。

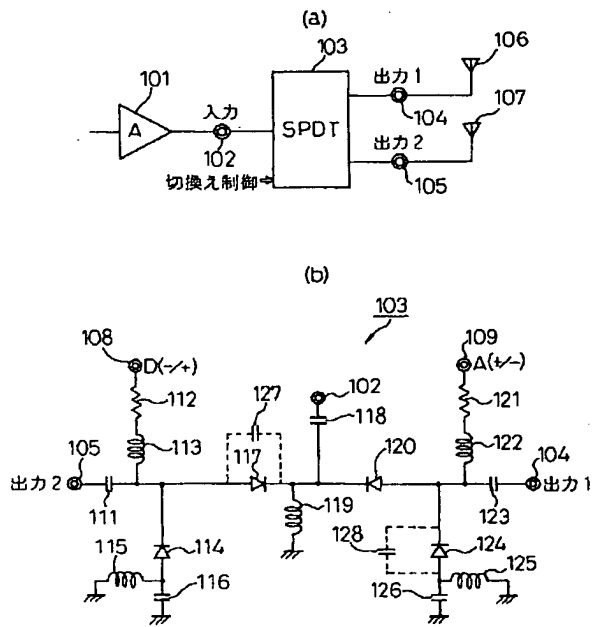
【符号の説明】

101…高周波高出力増幅器

103…2分岐スイッチ回路
 106、107…アンテナ
 202…4分岐スイッチ回路
 420、423、541、542、544、545…共振回路部

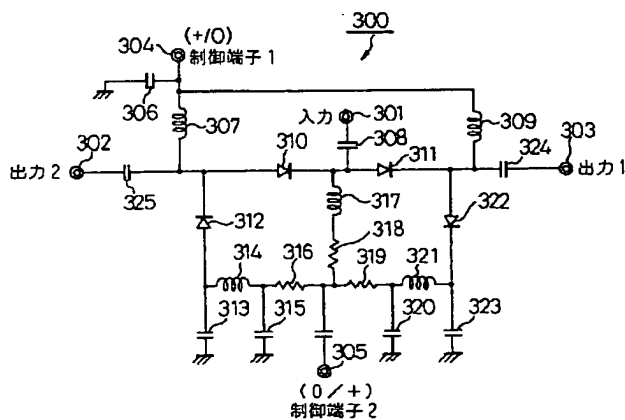
【図1】

従来の2分岐スイッチ型（SPDT）の高周波スイッチ回路の一例



【図3】

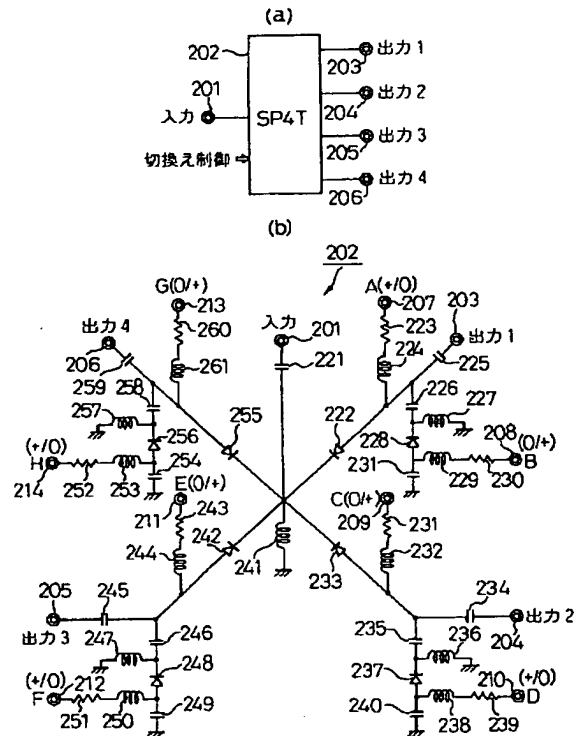
本発明による高周波スイッチ回路の第1の実施例



421、422、540、543…位相調整部
 641、642…終端回路部
 701、702…ハイブリッド
 705…バラクタ抵抗
 706…スイッチ

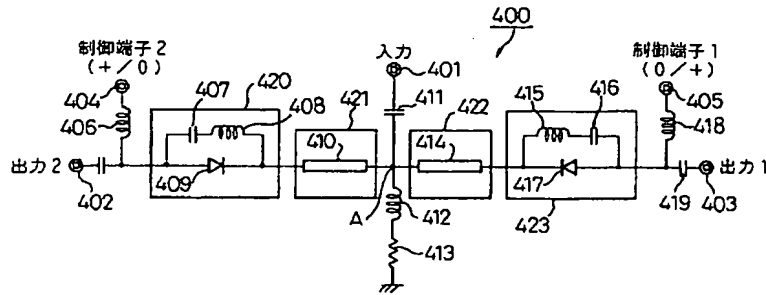
【図2】

従来の4分岐スイッチ（SP4T）型の高周波スイッチ回路の一例



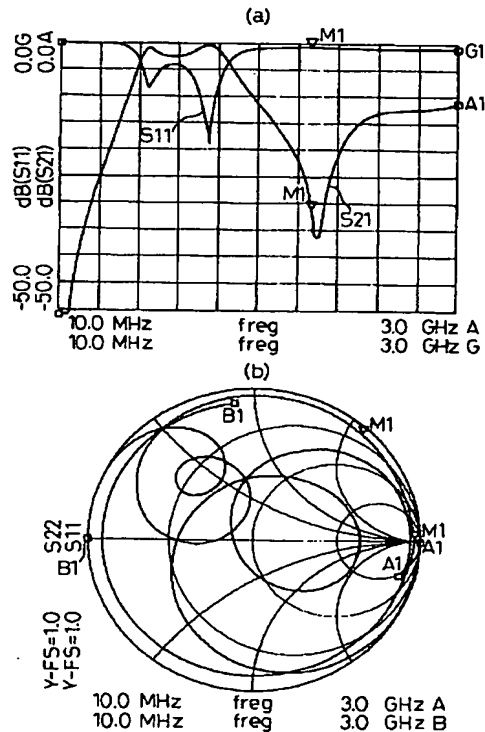
【図 4】

本発明による高周波スイッチ回路の第2の実施例



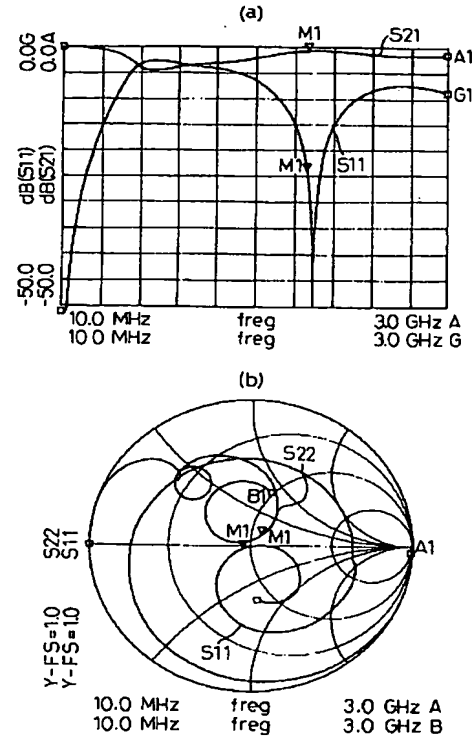
【図 6】

図 4 の回路でスイッチオフ状態のシミュレーション結果の一例



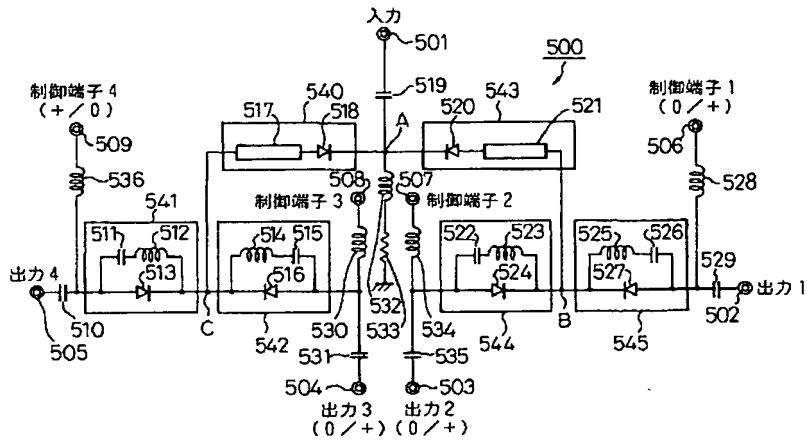
【図 5】

図 4 の回路でスイッチオン状態のシミュレーション結果の一例



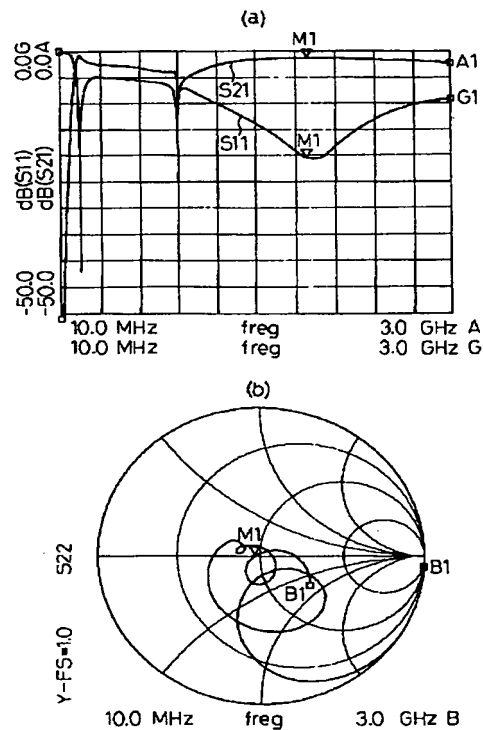
【図 7】

本発明による高周波スイッチ回路の第 3 の実施例



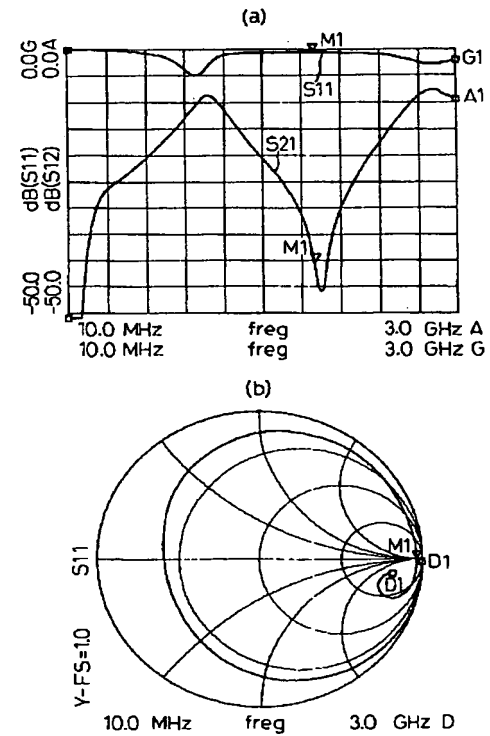
【図 8】

図 7 の回路でスイッチオン状態のシミュレーション結果の一例



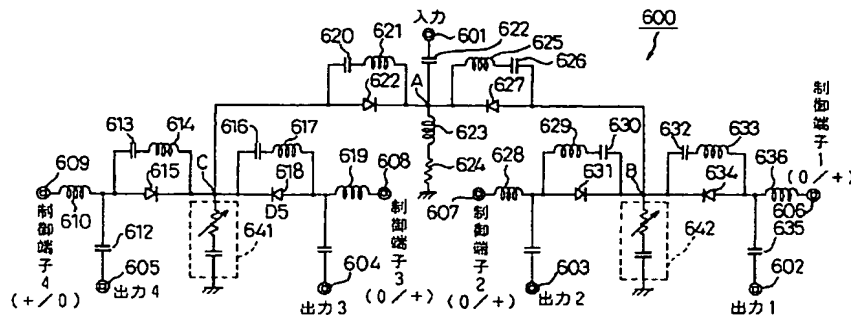
【図 9】

図 7 の回路でスイッチオフ状態のシミュレーション結果の一例



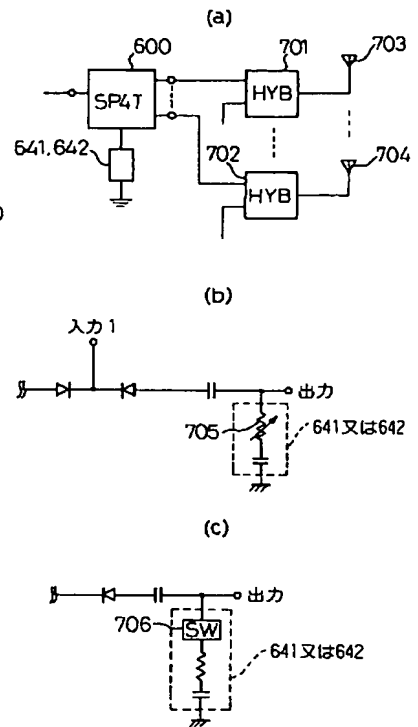
【図 10】

本発明による高周波スイッチ回路の第 4 の実施例



【図 11】

図 10 の終端回路の一例



フロントページの続き

(72) 発明者 蝶野 岳陽
 北海道札幌市中央区北一条西 2 丁目 1 番地
 富士通北海道ディジタル・テクノロジー株
 式会社内

THIS PAGE BLANK (USPTO)